

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 62081807  
PUBLICATION DATE : 15-04-87

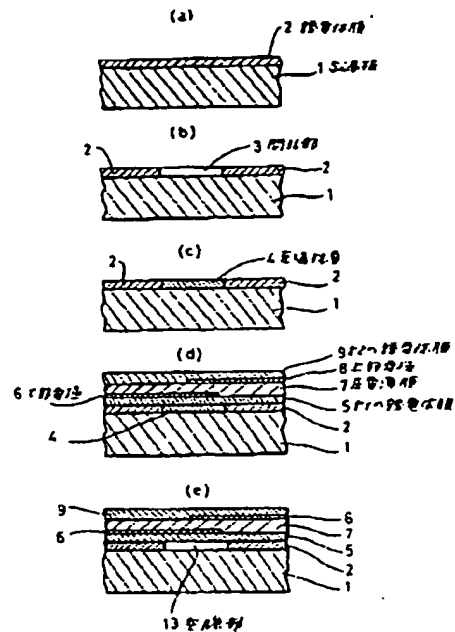
APPLICATION DATE : 05-10-85  
APPLICATION NUMBER : 60222362

APPLICANT : TOSHIBA CORP;

INVENTOR : SUZUKI HITOSHI;

INT.CL. : H03H 9/17 H03H 9/125 H03H 9/54

TITLE : PIEZOELECTRIC THIN FILM  
RESONATOR



ABSTRACT : PURPOSE: To form a dielectric film being a vibration base film flat, to improve the mechanical strength of a vibrating part and to prevent the damage of the forming film by forming a packing layer to a part of the dielectric film (a part being the air gap) so as to be on the same plane as the dielectric film and removing the packing layer afterward.

CONSTITUTION: After the dielectric film 2 made of  $\text{SiO}_2$  or the like is formed on an Si substrate 1 by the thermal oxidation method or the sputtering, a rectangular opening hole 3 is formed while the center of the dielectric film 2 corresponds to the size of a vibrating part of a piezoelectric film resonator. The packing layer 4 is grown on the Si substrate 1 exposed from the opening hole 3 by the CVD method using a WF 6 as a raw material gas so that the packing layer 4 is made to the same plane as the surface of the dielectric film 2. The 1st dielectric film 5 being the vibration base film is formed on it an a lower electrode 6, an upper electrode 8 and the 2nd dielectric film 9 are formed. Then a couple of open holes (not shown in a figure) are formed on the film 9, the packing member 4 is removed by etching to form an air gap layer 13.

COPYRIGHT: (C)1987,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-81807

⑬ Int.Cl.<sup>4</sup>

H 03 H

9/17  
9/125  
9/54

識別記号

庁内整理番号

7210-5J  
6125-5J  
7210-5J

⑭ 公開 昭和62年(1987)4月15日

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 圧電薄膜共振子

⑯ 特 願 昭60-222362

⑰ 出 願 昭60(1985)10月5日

⑱ 発 明 者 鈴 木 仁 川崎市幸区小向東芝町1 株式会社東芝総合研究所内  
⑲ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地  
⑳ 代 理 人 弁 理 士 小 宮 幸 一

明 細 書

1. 発明の名称

圧電薄膜共振子

2. 特許請求の範囲

基板と、この基板上に形成され開孔部を有する誘電体膜と、この誘電体膜と同一平面状になるように前記開孔部に埋設させた充填材層と、この充填材層を含む前記誘電体膜上に形成された第1の誘電体膜と、この第1の誘電体膜上に前記充填層に対応する領域の少なくとも一部を含んで形成された圧電膜と、この圧電膜を挟んで少なくとも一対の電極と、前記圧電膜上に形成された第2の誘電体膜とを備え、前記圧電膜を除く前記充填材層上の第1および第2の誘電体膜の一部に開孔部を形成してこの開孔部より前記充填材層を除去して前記圧電膜下方に空隙層を形成することを特徴とする圧電薄膜共振子。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明は、VHF帯およびUHF帯用として好適な圧電薄膜を用いた圧電薄膜共振子に関するものである。

〔発明の技術的背景とその問題点〕

近年、材料技術や加工技術の進歩にともない半導体素子の高密集化が推し進められている。しかしながら、高周波帯の受動部品特に共振子やフィルタ等の共振回路部品は半導体素子に比べて小型化の開発が遅れているのが実情である。このため、無線通信機器やニューメディア関連機器等の応用分野において、VHF帯およびUHF帯域で半導体素子との集積化が可能な小型受動部品の開発が強く望まれている。

従来、数MHz～十数MHzの比較的低い周波数帯では共振子やフィルタとして水晶やチタン酸鉛系セラミック等の圧電基板を用いて、その厚み振動を利用した振動子が実用化され数多く使用されている。この振動子は長さ、幅または厚み等の幾何学的形状により共振周波数が決まる。ところが、このような圧電基板は機械的強度および加工上の

制約を受けるため、単なる機械的研削法では基板の厚みが数十 $\mu\text{m}$ 程度にとどまり、したがってその基板の基本共振周波数は高々数十MHz程度が限界となっていた。

そこで、これ以上の周波数を必要とする場合には高次厚み振動を利用することになるが、この場合の電気機械結合係数は次数の二乗に反比例するため、極端に小さくなるので容量比が増大し、またスプリング共振が所望の共振点に近い位置にくるため、広帯域共振子フィルタや電圧制御発振器用広帯域共振子の実現が難しく実用的ではなかった。

これに対し、最近厚み振動の基本モードあるいは比較的低次のオーバートーンで動作する超小型のVHF、UHF帯共振子の実現を目指して圧電薄膜を用いた共振子が研究されている。

このような圧電薄膜共振子としては例えば“ブログリース インザ ディベロップメント オブ ミニチュア シン フィルム ビー・エ・ダブリュ レゾネーター アンド フィルタ テクノロ

ジー・プロシーディングス オブ サ テーティス イアクス アニマアル シンポジウム オン フレ ャキエンス コントロール (“Progress in the Development of Miniature Thin Film BAW Resonator and Filter Technology” Proceedings

of the 36th Annual Symposium on Frequency Control) 1982年6月号第537頁～第548頁等

において開示されているものがある。これは、シリコン等の半導体結晶基板に異方性エッチング技術を用いて基板の表面に空穴を形成して半導体薄膜を振動部の一部として所定の厚さだけ残し、その上に動振用下部電極、圧電薄膜、動振用上部電極を形成することにより共振子とするものであり、次のような特長をもっている。

- 1) 振動部を極めて薄く形成することができるため、100MHz～数GHzの周波数帯において基本モードあるいは低次モードで動作させることができる。
- 2) 電気機械結合係数を大きくすることができるため、低容量比の共振子が実現可能となり、広

帯域な共振回路として利用できる。

- 3) 振動部が複合振動モードで構成されているため、圧電膜と逆符号の周波数温度係数を有する誘電体とを組合せることができる。これにより、圧電材料自体の温度特性より優れた共振子ができ、構成条件によっては温度係数を零にすることができる。

- 4) 一般的な集積回路と同様の技術を用いて形成することができるため、超小型の共振子を容易に形成することができるとともに、集積回路の一部として組み込むことができる。

ところが、この共振子には次のような重大な欠点がある。

- 1) 通常シリコン基板に空穴部を形成するために使われるPEDエッチング液(ピロカテコール  $\text{C}_6\text{H}_4(\text{OH})_2$ 、エチレンジアミン  $\text{NH}_2(\text{CH}_2)_2\text{NH}_2$ 、水  $\text{H}_2\text{O}$  の混合液)のエッチング速度が最大  $5.0\mu\text{m}/\text{Hr}$  と小さいため、通常用いられる3インチ径シリコン基板の厚さが  $400\mu\text{m}$  なので、これをエッチングするのに約8時間を

要し、極めて生産性が悪く量産が困難である。

- 2) 基板自体に空穴部が形成されるため、機械的強度が弱く製作工程上の取り扱いが難しくなる。
- 3) 空穴部を形成した後圧電薄膜を真空中で形成するため、基板面の温度分布が不均一になる。したがって、圧電薄膜自体の結晶の配向性が乱れ膜質および圧電性が劣化するため、電気機械結合係数が小さくなり振動損失が増大して共振子の容量比が大きくなり、Qが低下する。
- 4) 集積回路の一部に共振子を組み入れる際、保護膜を使用している場合空穴形成工程で他の集積回路に損傷を与えることが多く、歩留りが悪かった。

そこで、これらの欠点を除去するものとして本願の出願人によって第4図および第5図に示すような空隙型の共振子が開発され、すでに別途に出願がなされている。

この空隙型共振子は、図に示すように基板

101 上に  $\text{SiO}_2$  等の誘電体膜 102 が基板 101 との間に空隙層 103 が形成されるように一部突出して設けられているのが特徴である。第 4 図および第 5 図において、104 は誘電体膜 102 上に形成された四辺形状の圧電薄膜、105, 106 はこの圧電薄膜 104 を挟んで形成された下部電極および上部電極であり、誘電体膜 102 は振動膜および支持体の一部をなすものである。

この共振子は共振性が良く機械的強度が改善され、膜形成時の温度分布を均一にでき、かつ集積時の損傷が小さい等多くの長所を備えている。

しかしながら、第 4 図に示す共振子について本発明出人により詳細に実験を行ったところ、以下に述べるような問題が生じることがわかった。すなわち、支持部である誘電体膜 102 に  $\text{SiO}_2$  膜を用いた場合、空隙口 107 の橋接部分の一部にマイクロクラックが生じて破損したり、空隙層 103 の上に誘電体膜 ( $\text{SiO}_2$  膜) 102 および圧電薄膜 104 の振動膜が膜基表面に接してしまい基板中に振動エネルギーが漏れ良好な共振子特性が得られなく

ある。

#### 〔発明の効果〕

この発明によれば、振動基底膜となる第 1 の誘電体膜を平坦に形成することで振動部の機械的強度が増し形成後の破損を防止することができるため、素子の信頼性を高めかつ歩留りを向上させることができる。しかも、電極および圧電薄膜のパターン形成におけるフォトリソグラフィプロセスが容易になり、パターンの形成精度を著しく向上させることができる。

#### 〔発明の実施例〕

以下、図面を参照してこの発明の一実施例を説明する。第 1 図は本発明に係る圧電薄膜共振子を示す斜視図であり、第 2 図(a)～(c)はこの共振子の製造工程を示す断面図である。第 1 図に示す圧電薄膜共振子を第 2 図(a)～(c)に従い工程順に説明する。まず第 2 図(a)に示すように Si 基板 1 上に熱酸化法やスパッタリング法により  $\text{SiO}_2$  等の誘電体膜 2 を形成した後、第 2 図(b)に示すように誘電体膜 2 の中央部を圧電薄膜共振子の振動部の大きさに

なるとい問題が生じる。

これらの問題点は空隙層 103 が厚く空隙口 107 が広い場合に、また誘電体膜 102 が薄い場合に顕著にあらわれる。この原因としては  $\text{SiO}_2$  (102) の内部応力が主に空隙口 207 の橋接部分に集中しマイクロクラックが生じたり、振動膜が剥んでしまうものと考えられる。

#### 〔発明の目的〕

この発明は上記の問題点を解決するためになされたもので、振動部の損傷を防止し良好な共振子特性が得られる圧電薄膜共振子を提供することを目的とする。

#### 〔発明の概要〕

この発明は基板上に形成された誘電体膜の一部に充填材層を誘電体膜と同一平面となるように形成し、この上に第 1 の誘電体膜、下部電極、圧電膜、上部電極、第 2 の誘電体膜を順次形成した後、前記圧電膜を除く第 1 および第 2 誘電体膜の一部に開口部を形成し、この開口部より前記充填材層を除去して基板との間に空隙層を形成したもので

対応させて長方形の開口部 3 を形成する。この開口部 3 より露出する Si 基板 1 上に WF6 を原料ガスとした OVD (Chemical Vapor Deposition) 法によりタングステン等の充填材層 4 を選択成長させ第 2 図(c)に示すように充填材層 4 が誘電体膜 2 の表面と同一平面になるように埋設する。この場合、充填材層 4 としてタングステンをを用いると、タングステンは Si 基板 1 上に成長して  $\text{SiO}_2$  の誘電体膜 2 上には成長しないという特徴がある。次に第 2 図(d)に示すように充填材層 4 を含む誘電体膜 2 の表面全体に振動基底膜となる  $\text{SiO}_2$  等の第 1 の誘電体膜 5 をスパッタリング法により形成し、この上に Al や Au-Ti を真空蒸着しフォトリソグラフィ技術を用いて振動部と対応する位置に所定の形状の下部電極 6 とボンディングパッド 6a を形成する。さらに、その上に R P マグネトロンスパッタ法を用いて ZnO 圧電薄膜 7 を形成し、この圧電薄膜 7 の上に下部電極 6 の一部に対向するように上部電極 8 を下部電極 6 と同様の方法で形成するとともに、上部電極 8 からボンディングパ

ッド8aを導出させる。さらに、第1の誘電体膜5の上面全体を覆うように $\text{SiO}_2$ 等の第2の誘電体膜9をスパッタリング法により形成する。

次に、第1図に示すように充填材層4の領域部で圧電薄膜7の存在しない部分に第1の誘電体膜5と第2の誘電体膜9をドライエッチングもしくは緩衝H F溶液によりエッチングして充填材層4の上方に一对の開孔部10,10を形成すると同時に、ボンディングパッド6aと8aの上方に開孔部11,12を形成する。最後に、誘電体膜9を保護膜として開孔部10より充填材層4をエッチングにより除去し第2図(e)に示すように空隙層13を形成することで、第1図に示す圧電薄膜共振子が完成する。この場合、空隙層13の厚さは共振子の動作周波数における運動変位の数倍以上であれば充分であるが、作成の容易さから数百Å〜数μm位が望ましい。

このようにして形成された圧電薄膜共振子は下部電極6と上部電極8との間に電気信号を印加することにより、電極対向部中心に空隙層13に対

応する領域に設けられた第1の誘電体膜5、圧電薄膜7、第2の誘電体膜9からなる複合体膜が振動することで共振子として動作する。

したがってこのような構成によれば、振動基底膜となる第1の誘電体5が平坦化され段差部がなくなるため、振動部の構造の強度が増し振動膜の破損や欠みなどの損傷を防止して素子の信頼性を高めることができる。また、歩留りを向上させることができる。また、振動基底部と支持膜部が同一平面状に平坦に形成されるため、電極6,8および圧電薄膜7のパターン形成におけるフォトリソグラフィプロセスが容易になり形成精度が高められ微細な半導体回路との集積化をはかることができる。また、安定な誘電体膜により電極6,8および圧電薄膜7が被覆されているため、湿気等の外気の影響を防ぎ信頼性を高めるとともに、動作周波数における振動モードの応力分布の最大点を圧電層の中央部に位置させることができるため、電気機械結合係数を高めることができる。

次に、第3図はこの発明の他の実施として第1

図、第2図と同様の方法で形成したフィルタの構成例を示す斜視図である。このフィルタは上記実施例の共振子の上部電極を2つに分割して上部電極21に隣接させてもう一方の上部電極22を設けたものであり、下部電極6は圧電薄膜23をはさんで上部電極21,22と共通して一部対向している。ここでは、第1図、第2図と同一部分に同一符号を記して説明を省略した。

このフィルタは下部電極6を共通電極として2つの共振子を形成しており、一方の共振子で励振された振動が圧電薄膜23を伝搬し、隣接するもう一方の共振子を励振させ、特定の周波数だけが通過する帯域フィルタとして動作するものである。

したがって、このような構成によっても上記一実施例と同様の作用効果を挙げることができる。

なお、この発明は上記実施例に限定されるものではなく、要旨を変更しない範囲において種々変形して実施することができる。

この発明によれば、充填材としてタングステン膜の代わりにSiの選択エピタキシャル成長を利

用して、誘電体膜の開孔部より露出するSi基板上に多結晶Siを成長させて現像させることもできる。

また、この発明によれば、圧電薄膜の物質は $\text{ZnO}$ に限られるものではなく、 $\text{AlN}$ 、 $\text{Nb}_2\text{O}_5$ 、 $\text{PbTiO}_3$ 、 $\text{Ta}_2\text{O}_5$ 等の物質を圧電薄膜として使用することができる。

さらに、この発明によれば、下部電極に対して複数の上部電極をそれぞれ対向させかつ直交するように配設し、各電極対向部間を弾性的結合が無視できる程度に離すか、または各電極対向間に溝や吸音剤を設けるなどして、各対向する上下電極を独立した共振子として用いる多素子型共振子に構成することもできる。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例を示す斜視図、第2図(a)〜(e)は同実施例の製造工程を説明するための縦断面図、第3図はこの発明の他の実施例を示す斜視図、第4図は従来の圧電薄膜共振子を示す斜視図、第5図は第4図A-A'線部分を縦断し矢

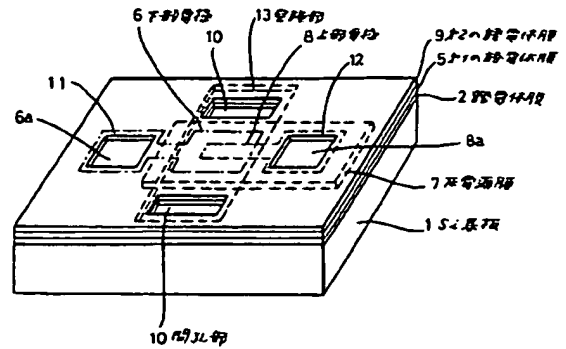
印方向に視た断面図である。

- |                      |                    |
|----------------------|--------------------|
| 1 ... Si 基板          | 2 ... 誘電体膜         |
| 3, 10-12 ... 開孔部     | 4 ... 充填材層         |
| 5 ... 第1の誘電体膜        | 6 ... 下部電極         |
| 6a, 8a ... ボンディングパッド |                    |
| 7, 31 ... 圧電薄膜       | 8, 31, 32 ... 上部電極 |
| 9 ... 第2の誘電体膜        | 13 ... 空隙部         |

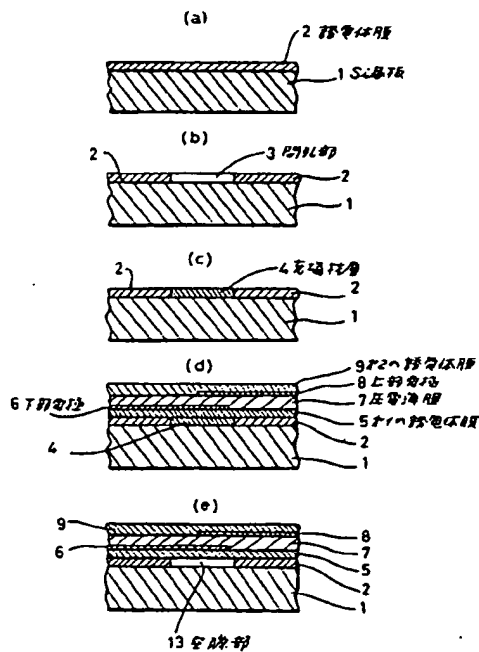
出願人 株式会社 東芝  
代理人 弁理士 小宮 幸

二水素  
化炭素  
印装士

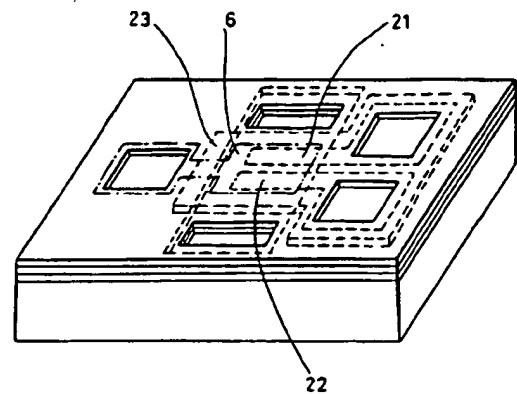
第1図



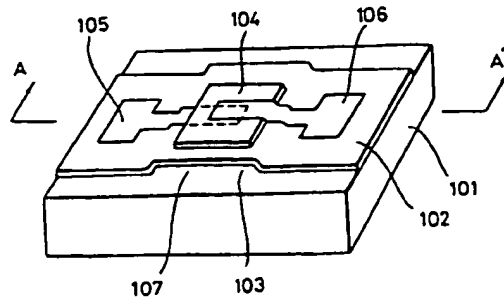
第2図



第3図



第 4 図



第 5 図

